

1fn

PTO/SB/21 (09-04)
Approved for use through 07/31/2006. OMB 0651-0031
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

Total Number of Pages in This Submission

3

Application Number

10/711,795

Filing Date

10/06/2004

First Named Inventor

Chun-Yang Lin

Art Unit

Examiner Name

Attorney Docket Number

ACMP0164USA

ENCLOSURES (Check all that apply)



Fee Transmittal Form



Fee Attached



Amendment/Reply



After Final



Affidavits/declaration(s)



Extension of Time Request



Express Abandonment Request



Information Disclosure Statement



Certified Copy of Priority Document(s)



Reply to Missing Parts/
Incomplete Application



Reply to Missing Parts
under 37 CFR 1.52 or 1.53



Drawing(s)



Licensing-related Papers



Petition



Petition to Convert to a
Provisional Application



Power of Attorney, Revocation
Change of Correspondence Address



Terminal Disclaimer



Request for Refund



CD, Number of CD(s) _____

☐ Landscape Table on CD



After Allowance Communication to TC



Appeal Communication to Board
of Appeals and Interferences



Appeal Communication to TC
(Appeal Notice, Brief, Reply Brief)



Proprietary Information



Status Letter



Other Enclosure(s) (please identify
below):

Remarks

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm Name

North America Intellectual Property Corp.

Signature

Winston Hsu

Printed name

Winston Hsu

Date

11/16/2004

Reg. No.

CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below:

Signature

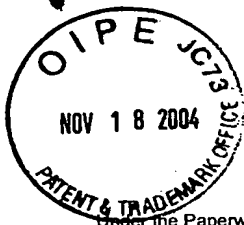
Typed or printed name

Date

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.11 and 1.14. This collection is estimated to 2 hours to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.

BEST AVAILABLE COPY



PTO/SB/17 (10-04)
Approved for use through 07/31/2006. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

FEE TRANSMITTAL for FY 2005

Effective 10/01/2004. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) 0.00

Complete if Known

Application Number	10/711,795
Filing Date	10/06/2004
First Named Inventor	Chun-Yang Lin
Examiner Name	
Art Unit	
Attorney Docket No.	ACMP0164USA

METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit Account Number: 50-3105
Deposit Account Name: North America Intellectual Property Corp.

The Director is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☒ Credit any overpayments

☒ Charge any additional fee(s) or any underpayment of fee(s)

☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

FEE CALCULATION

1. BASIC FILING FEE

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1001	790	2001	395	Utility filing fee	
1002	350	2002	175	Design filing fee	
1003	550	2003	275	Plant filing fee	
1004	790	2004	395	Reissue filing fee	
1005	160	2005	80	Provisional filing fee	
SUBTOTAL (1)					(\$) 0.00

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

Total Claims: Extra Claims: Fee from below: Fee Paid:
Independent Claims: - 20** = X =
Multiple Dependent Claims: - 3** = X =

Large Entity		Small Entity		Fee Description
Fee Code	Fee (\$)	Fee Code	Fee (\$)	
1202	18	2202	9	Claims in excess of 20
1201	88	2201	44	Independent claims in excess of 3
1203	300	2203	150	Multiple dependent claim, if not paid
1204	88	2204	44	** Reissue independent claims over original patent
1205	18	2205	9	** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$) 0.00

**or number previously paid, if greater; For Reissues, see above

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity Small Entity

Fee Code	Fee (\$)	Fee Code	Fee (\$)	Fee Description	Fee Paid
1051	130	2051	65	Surcharge - late filing fee or oath	
1052	50	2052	25	Surcharge - late provisional filing fee or cover sheet	
1053	130	1053	130	Non-English specification	
1812	2,520	1812	2,520	For filing a request for <i>ex parte</i> reexamination	
1804	920*	1804	920*	Requesting publication of SIR prior to Examiner action	
1805	1,840*	1805	1,840*	Requesting publication of SIR after Examiner action	
1251	110	2251	55	Extension for reply within first month	
1252	430	2252	215	Extension for reply within second month	
1253	980	2253	490	Extension for reply within third month	
1254	1,530	2254	765	Extension for reply within fourth month	
1255	2,080	2255	1,040	Extension for reply within fifth month	
1401	340	2401	170	Notice of Appeal	
1402	340	2402	170	Filing a brief in support of an appeal	
1403	300	2403	150	Request for oral hearing	
1451	1,510	1451	1,510	Petition to institute a public use proceeding	
1452	110	2452	55	Petition to revive - unavoidable	
1453	1,330	2453	665	Petition to revive - unintentional	
1501	1,370	2501	685	Utility issue fee (or reissue)	
1502	490	2502	245	Design issue fee	
1503	660	2503	330	Plant issue fee	
1460	130	1460	130	Petitions to the Commissioner	
1807	50	1807	50	Processing fee under 37 CFR 1.17(q)	
1806	180	1806	180	Submission of Information Disclosure Stmt	
8021	40	8021	40	Recording each patent assignment per property (times number of properties)	
1809	790	2809	395	Filing a submission after final rejection (37 CFR 1.129(a))	
1810	790	2810	395	For each additional invention to be examined (37 CFR 1.129(b))	
1801	790	2801	395	Request for Continued Examination (RCE)	
1802	900	1802	900	Request for expedited examination of a design application	

Other fee (specify) _____

*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$) 0.00

SUBMITTED BY

(Complete if applicable)

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	302-729-1562
Signature	<i>Winston Hsu</i>	Date	11/16/2004		

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS.
SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



PTO/SB/02B (09-04)

Approved for use through 07/31/2006. OMB 0651-0032

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION – Supplemental Priority Data Sheet

Foreign applications:					
Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092128620	Taiwan R.O.C.	10/15/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

This collection of information is required by 35 U.S.C. 115 and 37 CFR 1.63. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.11 and 1.14. This collection is estimated to take 21 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 (1-800-786-9199) and select option 2.

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereun

申 請 日：西元 2003 年 10 月 15 日
Application Date

申 請 案 號：092128620
Application No.

申 請 人：明基電通股份有限公司
Applicant(s)

局 長
Director General

蔡 練 生

發文日期：西元 2003 年 11 月
Issue Date

發文字號：09221163350
Serial No.

CERTIFIED COPY OF
PRIORITY DOCUMENT

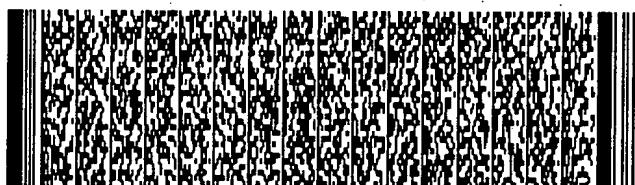
BEST AVAILABLE COPY

申請日期：	IPC分類
申請案號： 92128620	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	可防止高溫翹曲之印刷電路板
	英 文	PCB HAVING A CIRCUIT LAYOUT FOR PREVENTING THE PCB FROM BENDING WHEN HEATED
二、 發明人 (共3人)	姓 名 (中文)	1. 林淳揚
	姓 名 (英文)	1. LIN, CHUN-YANG
	國 籍 (中英文)	1. 中華民國 TW
	住 居 所 (中 文)	1. 嘉義縣新港鄉中正路三〇八號
	住 居 所 (英 文)	1. No. 308, Chung-Chang Rd., Hsin-Kang Hsiang, Chia-Yi Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 明基電通股份有限公司
	名稱或 姓 名 (英文)	1. BENQ CORPORATION
	國 籍 (中英文)	1. 中華民國 TW
	住 居 所 (營業所) (中 文)	1. 桃園縣龜山鄉山鶯路一五七號 (本地址與前向貴局申請者相同)
	住 居 所 (營業所) (英 文)	1. No. 157, Shan-Ying Road, Kweishan, Tao-Yuan Hsien, Taiwan, R.O.C.
	代 表 人 (中文)	1. 李焜耀
	代 表 人 (英文)	1. LEE, KUEN-YAO

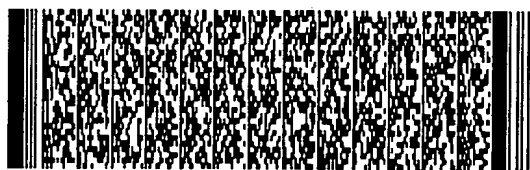


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共3人)	姓名 (中文)	2. 陳淑枝 3. 施文雄
	姓名 (英文)	2. CHEN, SHU-CHIH 3. SHIH, MICHAEL
	國籍 (中英文)	2. 中華民國 TW 3. 中華民國 TW
	住居所 (中文)	2. 台北縣樹林市柑園街二段一四九巷十三號四樓 3. 彰化縣鹿港鎮鹿東路二五八號
	住居所 (英文)	2. 4F, No. 13, Lane 149, Sec. 2, Kan-Yuan Rd., Shu-Lin City, Taipei Hsien, Taiwan, R.O.C. 3. No. 258, Lu-Tong Rd., Lu-Kang Town, Chang-Hua Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	
	名稱或姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	

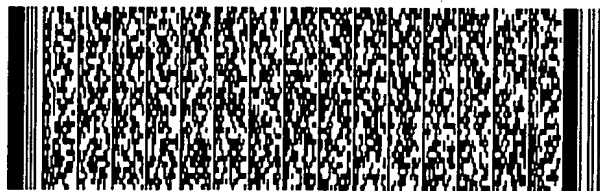


四、中文發明摘要 (發明名稱：可防止高溫翹曲之印刷電路板)

一種印刷電路板，其包含至少一塑膠基板以及至少一佈線層，形成於該至少一塑膠基板上。該至少一佈線層上具有一第一佈線區及一第二佈線區，該第一佈線區之佈線密度係高於該第二佈線區之佈線密度。該第二佈線區上具有一假性線路佈局，用來避免該印刷電路板於加熱時發生翹曲之現象。

五、英文發明摘要 (發明名稱：PCB HAVING A CIRCUIT LAYOUT FOR PREVENTING THE PCB FROM BENDING WHEN HEATED)

A printed circuit board (PCB) includes at least a plastic substrate and at least a circuit layer formed on the plastic substrate. The at least one circuit layer has a first circuit layout area and a second circuit layout area. The first circuit layout area has a higher circuit layout density than the second circuit layout area. The second circuit layout area has a pseudo-circuit layout



四、中文發明摘要 (發明名稱：可防止高溫翹曲之印刷電路板)

五、英文發明摘要 (發明名稱：PCB HAVING A CIRCUIT LAYOUT FOR PREVENTING THE PCB FROM BENDING WHEN HEATED)

for preventing the PCB from bending when heated.



六、指定代表圖

(一)、本案代表圖為：第 ____ 四 ____ 圖

(二)、本案代表圖之元件代表符號簡單說明：

40 印刷電路板

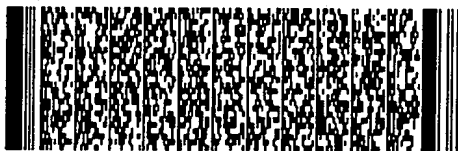
12、12a-d 基板

14 佈線層

16a-d 第二佈線區

18a-d 第一佈線區

46 假性線路佈局



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

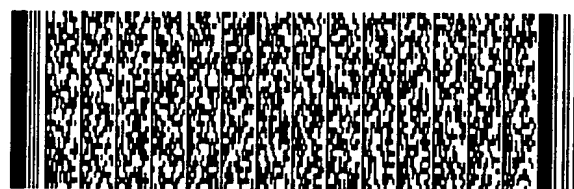
【技術領域】

本發明提供一種印刷電路板，尤指一種可於高溫時減少因受熱不均而發生翹曲之印刷電路板。

【先前技術】

現今無論任何的電子產品，都必需藉由印刷電路板 (printed circuit board, PCB) 來嵌載各種電子零組件。所以，一項電子產品的性能優劣或耐用程度，與印刷電路板的品質、設計良窳有很大的關係。在過去，印刷電路板產業已經是一個成熟產業，但由於電子產品走向「輕、薄、短、小」和「多功、快速、高能、低價」的發展，促使印刷電路板也走向高密度、小孔、細線、薄型、多層的趨勢。

請參閱圖一，圖一係習知印刷電路板 10 之示意圖。先從印刷電路板 10 之中結構最簡單的單層板看起。印刷電路板 10 包含一基板 (substrate) 12 以及一佈線層 14。印刷電路板 10 的基板 12 一般是由絕緣隔熱，且不易彎曲的塑膠材質所製成。而印刷電路板 10 的表面看到的細小電路即為佈線層 14。一般來說，佈線層 14 係由銅箔所形成。在製造過程中，原本銅箔是覆蓋在整個印刷電路板 10 的基板 12 上，在經過顯影、蝕刻處理之後，留下來的

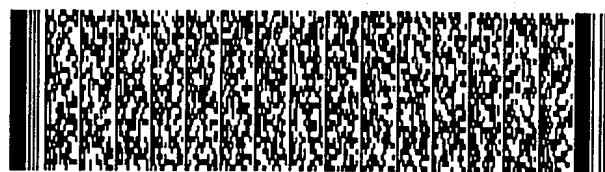
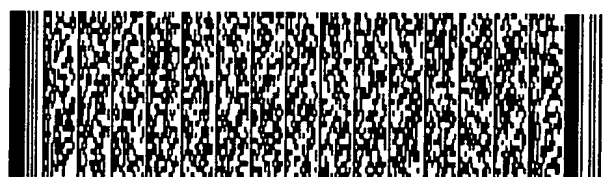


五、發明說明 (2)

部份就變成細小線路構成的佈線層 14 了。這些線路係用來提供印刷電路板 10 上零件的電路連接，以用來傳遞訊號或是電源。由於佈線層 14 與電子零件都位於基板 12 的同一側，所以稱之為單層板。而佈線層 14 分佈於基板 12 的不同的兩側時，則稱之為雙層板。

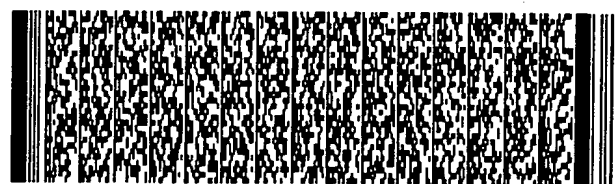
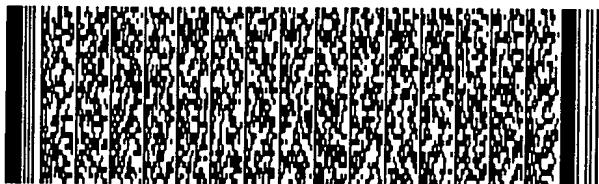
由於現今電子產品所需的線路日趨龐大複雜，所以單層或是雙層印刷電路板已經逐漸不適用。為了解決這樣的問題，多層印刷電路板就應運而生。請參閱圖二，圖二為多層印刷電路板 20 之分解圖。印刷電路板 20 包含複數個基板 12a-12d，銅箔是覆蓋在各個基板 12a-12d 上再經過顯影、蝕刻處理之後，即可在複數個基板 12a-12d 上分別形成佈線層 14。之後，再將複數個基板 12a-12d 熱壓而形成多層印刷電路板 20。在圖二顯示四個基板，實際上任何由兩個以上的基板所組成的電路板皆歸類為多層印刷電路板 20。

請一併參閱圖二以及圖三。圖三為圖二之基板 12a、12b、12c、12d 熱壓後所形成之印刷電路板 20 之示意圖。為了設計的需要，每個基板上的佈線層 14 分佈不一定是均勻的。為便於說明，印刷電路板 20 可區分為第一佈線區 18a、18b、18c、18d 以及第二佈線區 16a、16b、16c、16d。如圖二所示，印刷電路板 20 之基板 12a、12b、12c、12d 對應的第二佈線區 16a、16b、16c、16d 的佈線



五、發明說明 (3)

密度低於第一佈線區 18a、18b、18c、18d。在這裡要注意的是，所謂的高、低佈線密度的區域是從印刷電路板整體的角度作判斷。因此，假設圖二之印刷電路板 20 的區域 16c 也佈有線路，但是整個第一佈線區 18a、18b、18c、18d 的平均佈線密度仍高於第二佈線區 16a、16b、16c、16d 的平均佈線密度。由於印刷電路板在製造過程中需經過多次高溫迴焊 (reflow) 處理，而由銅製成的佈線層 14 與塑膠基板 12 的熱膨脹係數有很大的不同，如此一來，在高溫下，有較高佈線密度的第一佈線區 18a、18b、18c、18d 因為熱膨脹的程度較低佈線密度的第二佈線區 16a、16a、16c、16d 大，這使得印刷電路板 20 整體所受到的應力會產生落差。受熱不均的結果造成印刷電路板 20 低佈線密度的第二佈線區 16a、16b、16c、16d 相對於高佈線密度的第一佈線區 18a、18b、18c、18d 發生翹曲，如圖三所示。對精密的電子設備來說，印刷電路板 20 些微的翹曲都會造成組裝上誤差與困擾。此時，製造者必需再花費許多時間修改佈局設計，以使得各基板 12a、12b、12c、12d 上佈線層 14 的電路佈局能較平均分佈，這又要花費更多時間去修改設計與測試，而造成產品時程的延誤。所以如何在設計印刷電路板之電路佈局時，能以快速而簡單的方式，避免印刷電路板 20 之低密度佈線層區域在製造過程中發生翹曲所導致組裝上的麻煩，是一個急待解決的問題。



五、發明說明 (4)

【內容】

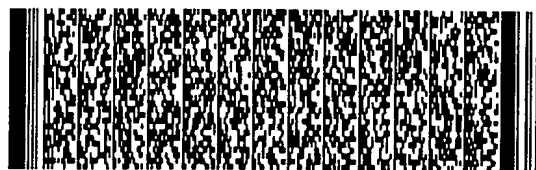
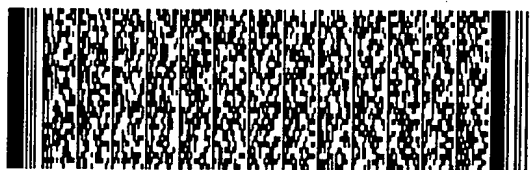
因此，本發明之目的係提供一種能避免高溫時發生翹曲的印刷電路板，以解決上述問題。

本發明之申請專利範圍係提供一種印刷電路板，其包含至少一塑膠基板以及至少一佈線層，形成於該至少一塑膠基板上。該至少一佈線層上具有一第一佈線區及一第二佈線區，該第一佈線區之佈線密度係高於該第二佈線區之佈線密度。該第二佈線區上具有一假性線路佈局，用來避免該印刷電路板於加熱時發生翹曲之現象。

本發明申請專利範圍之優點在於該線路佈局於高溫之時，可以使印刷電路板之佈線層分佈較為均勻，以避免因受熱不均而發生翹曲的問題。而且設置該線路佈局的設計極為簡單，不需花費額外時間去重新安排整個佈線層的佈局。

【實施方法】

請參閱圖四，圖四為本發明之印刷電路板 40 之分解示意圖。圖四中與圖二具有相同標號者，其功能與目的皆相同，在此不再贅述。印刷電路板 40 包含複數個塑膠基板 12a、12b、12c、12d 以及複數個佈線層 14，形成於

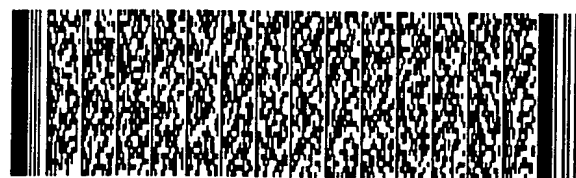


五、發明說明 (5)

塑膠基板 12a、12b、12c、12d 上。一般來說，佈線層 14 的材質係為銅 (copper)。

如先前技術部分所提，由於印刷電路板在製造過程中，會遇到多次迴焊 (reflow) 的步驟。迴焊時的高溫會造成印刷電路板的翹曲，所以相較於圖二之印刷電路板 20，本發明之印刷電路板 40 在低佈線密度的第二佈線區的區域 16b 設置一對應的假性線路佈局 46，其並非用來傳輸訊號及電源。由於印刷電路板 20 翹曲的原因在於第二佈線區 16a、16b、16c、16d 的平均佈線密度低於第一佈線區 18a、18b、18c、18d 的平均佈線密度，所以在高溫時，低佈線密度之第二佈線區 16a、16b、16c、16d 與高佈線密度之第一佈線區 18a、18b、18c、18d 兩者間的受熱會不均勻。而假性線路佈局 46 的存在就可以增加第二佈線區 16a、16b、16c、16d 整體的平均佈線密度。所以假性線路佈局 46 配置的目的是使得第二佈線區 16a、16b、16c、16d 的平均佈線密度得以增加，而避免印刷電路板 40 因線路分佈不均勻所導致高溫時的翹曲。

設置假性線路佈局 46 的位置可做如下的考慮。首先經過不同測試程序找出印刷電路板 40 在高溫時會發生翹曲的區域。當然，一般來說，多半發生於具有低密度佈線的第二佈線區 16a、16b、16c、16d。接下來，在原先設計的電路佈局上，在對應於第二佈線區 16a、16b、



五、發明說明 (6)

16c、16d的位置設置(layout)假性線路佈局46，如圖四所示，區域16b設有一假性線路佈局46，而假性線路佈局46的寬度約為1厘米(mm)寬。當然，也可以視印刷電路板20之翹曲程度在其它區域16a、16c、16d其中之一設置假性線路佈局46，或是在兩個以上的區域都設置假性線路佈局46。之後再依據包含新的假性線路佈局46的電路佈局製造新的印刷電路板40，再繼續作測試直到製造出的印刷電路板40於加熱後不會翹曲為止。

請參閱圖五，圖五為圖四之假性線路佈局46之放大圖。在本發明之較佳實施例之中，假性線路佈局46上設有複數條相互平行之假性線路以形成一網狀線路佈局，其特色在於該等相互平行之假性線路的相鄰平行線之距離約為5mil(0.125mm)，且該等線路之線寬約為5mil(0.125mm)。當然相鄰平行線之距離以及線寬並不一定侷限於5mil，3mil、4mil或是6mil也是可以考慮的尺寸。此假性線路與一般佈線層14上之線路無異，只是其作用純粹用於使印刷電路板40能均勻受熱，並不作電源或訊號線之傳遞。使用網狀線路佈局的好處在於，印刷電路板不僅能矯正其彎曲度，同時由於該網狀線路本身形成電性迴路，所以不會增加電磁干擾(EMI)效應。當然，假性線路佈局46的結構也不一定要是網狀，其他能在高溫時，用來適當地使得印刷電路板40能均勻受熱的線路佈局亦屬於本發明之範疇。除此之外，線路佈局的安排也

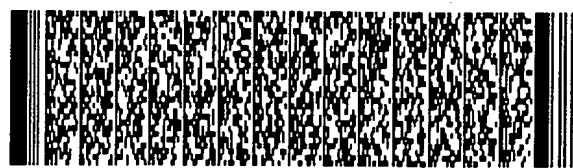


五、發明說明 (7)

可以視印刷電路板的翹曲程度作適當地調整，例如增加線路佈局的面積或長度。另外，在本實施例中，假性線路佈局 46 係與印刷電路板 40 上之訊號線及電源線相隔離，然而，假性線路佈局 46 亦可不與印刷電路板 40 上之訊號線及電源線相隔離，只要假性線路佈局 46 不影響印刷電路板 40 上之電子元件的操作，均屬於本發明之範疇。

相較於習知技術。本發明之印刷電路板增設一假性線路佈局，其用來減少印刷電路板於高溫製造過程中發生的翹曲問題，如此一來不必擔心翹曲的印刷電路板造成組裝上的困難。此外，由於假性線路佈局乃是直接於複數個佈線層中至少一佈線層上設置該線路佈局，所以翹曲不必增加額外的硬體或是重新規劃佈線層就可以校正翹曲的誤差。同時該假性線路的佈局也不會增加電磁干擾或者影響原有印刷電路板的電器特性，實為一簡單同時節省成本的設計。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖式之簡單說明

圖一係習知單層印刷電路板之示意圖。

圖二為習知多層印刷電路板之分解圖。

圖三為圖二之基板熱壓後所形成之印刷電路板之示意圖。

圖四為本發明之印刷電路板之分解示意圖。

圖五為圖四之線路佈局之示意圖。

圖式之符號說明

10、20 印刷電路板

12、12a-d 基板

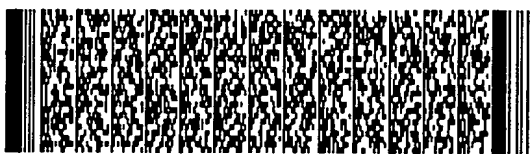
14 佈線層

16a-d 第二佈線區

18a-d 第一佈線區

40 印刷電路板

46 假性線路佈局



六、申請專利範圍

- 1.一種印刷電路板，其包含：
至少一塑膠基板；以及
至少一佈線層，形成於該至少一塑膠基板上，該至少一佈線層上具有一第一佈線區及一第二佈線區，該第一佈線區之佈線密度係高於該第二佈線區之佈線密度，該第二佈線區上具有一假性線路佈局，用來避免該印刷電路板於加熱時發生翹曲之現象。
- 2.如申請專利範圍第1項所述之印刷電路板，其中該假性線路佈局係與該印刷電路板上之訊號線及電源線相隔離。
- 3.如申請專利範圍第1項所述之印刷電路板，其中該假性線路佈局具有複數條假性線路，該等假性線路不做電源或訊號傳遞之用。
- 4.如申請專利範圍第3項所述之印刷電路板，其中該等假性線路係呈平行網狀交錯。
- 5.如申請專利範圍第4項所述之印刷電路板，其中該等假性線路之相鄰平行線之距離約為5mil(0.125mm)。
- 6.如申請專利範圍第4項所述之印刷電路板，其中該等假性線路之線寬約為5mil(0.125mm)。

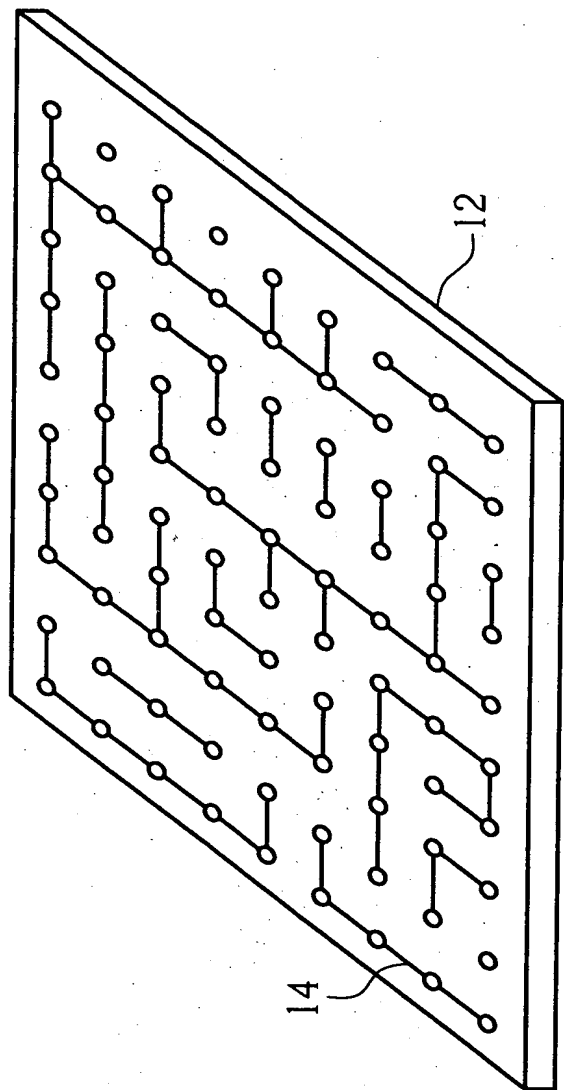


六、申請專利範圍

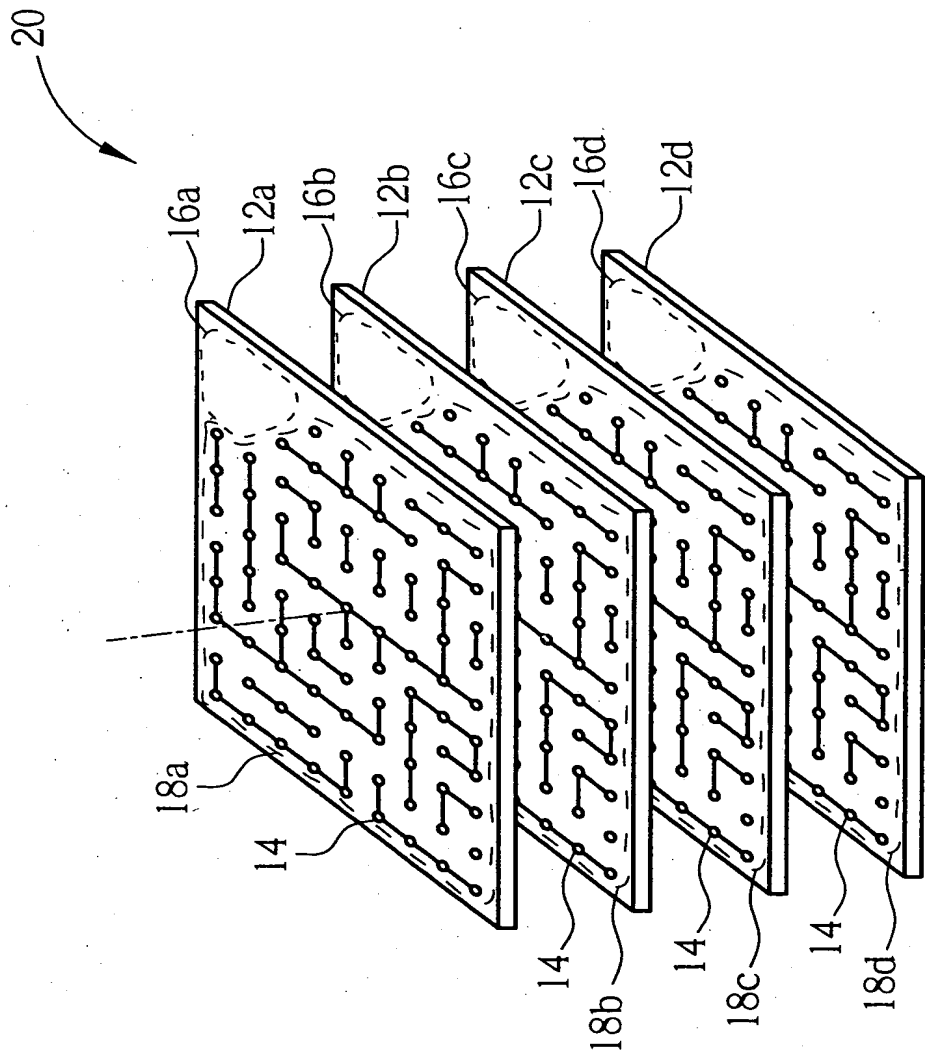
7. 一種形成一印刷電路板之方法，其特徵在於：
於該印刷電路板上設置一假性線路佈局，以避免該印刷電路板於加熱時發生翹曲之現象。
8. 如申請專利範圍第 7 項所述之方法，其中該假性線路佈局係由複數條假性線路組成。
9. 如申請專利範圍第 8 項所述之方法，其中該等假性線路係以與該印刷電路板上之訊號線及電源線隔離之方式形成於該印刷電路板上。
10. 如申請專利範圍第 7 項所述之方法，其中該等假性線路之相鄰平行線之距離約為 5mil(0.125mm)。
11. 如申請專利範圍第 7 項所述之方法，其中該等假性線路之線寬約為 5mil(0.125mm)。



10

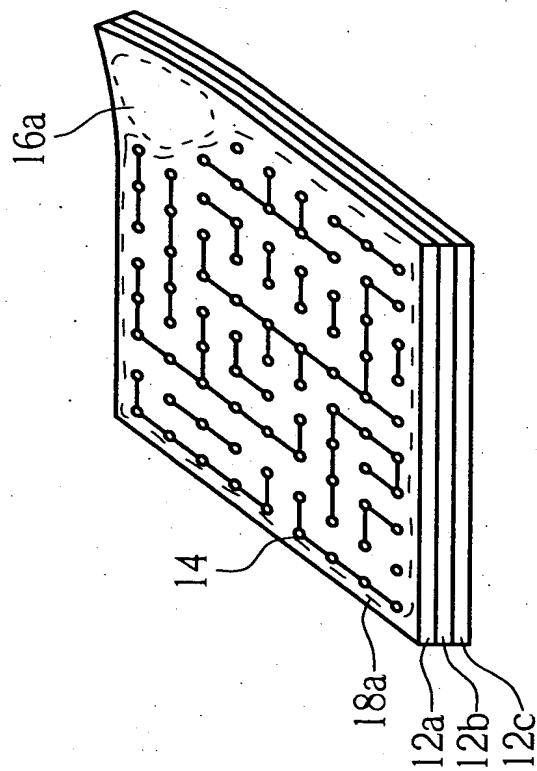


圖一

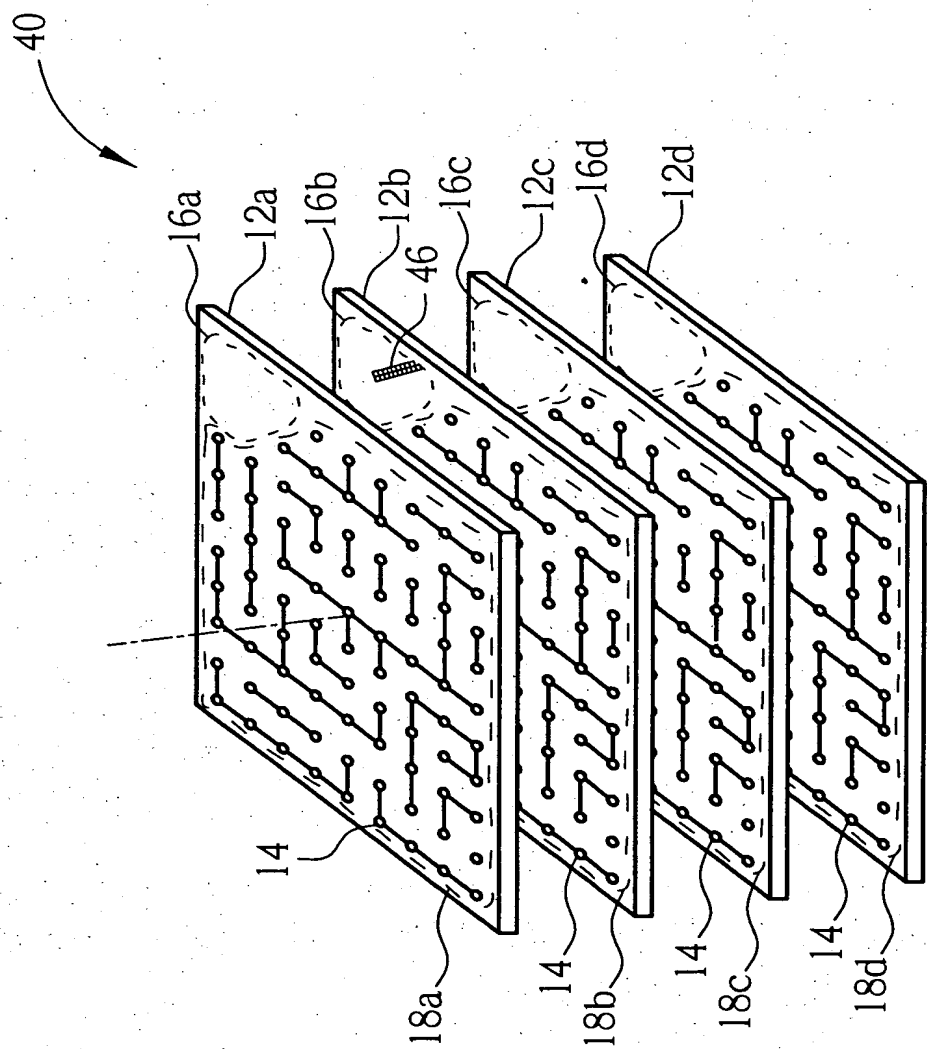


圖二

20

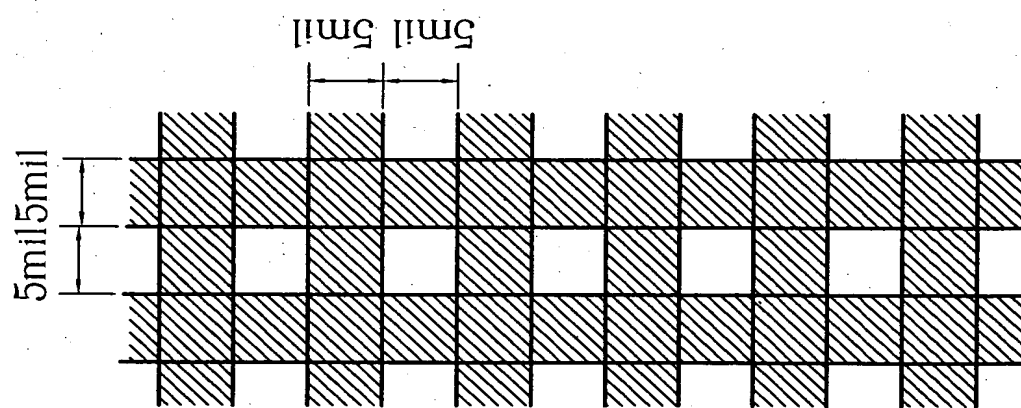


圖三



圖四

46

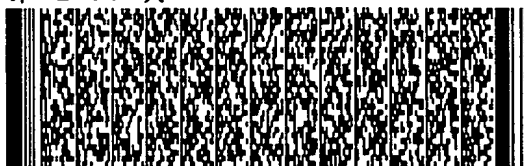


圖五

第 1/16 頁



第 2/16 頁



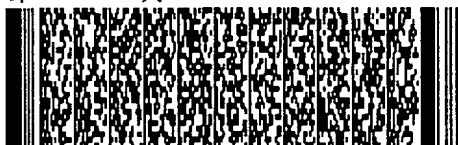
第 3/16 頁



第 4/16 頁



第 5/16 頁



第 6/16 頁



第 7/16 頁



第 7/16 頁



第 8/16 頁



第 8/16 頁



第 9/16 頁



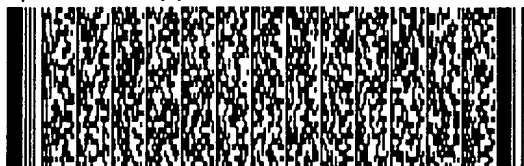
第 9/16 頁



第 10/16 頁



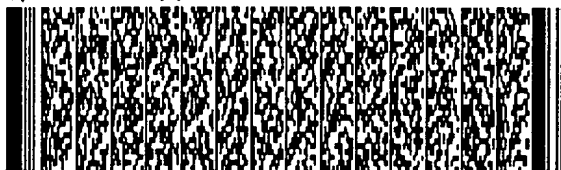
第 10/16 頁



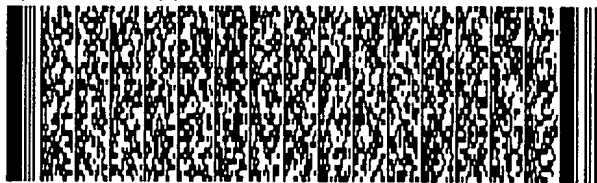
第 11/16 頁



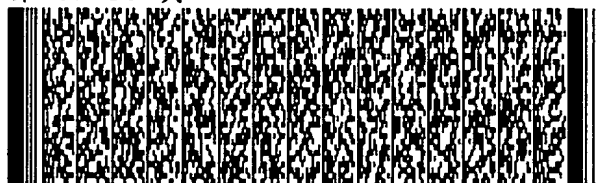
第 11/16 頁



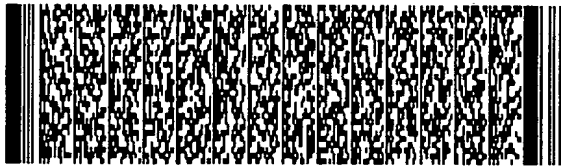
第 12/16 頁



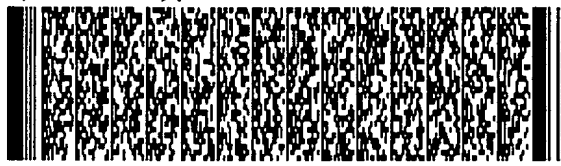
第 12/16 頁



第 13/16 頁



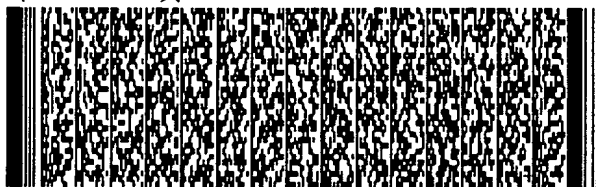
第 13/16 頁



第 14/16 頁



第 15/16 頁



第 16/16 頁



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: Bar Code

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.